

## 서민상의 공학과 실무 강의실

## 연산증폭기 응용

## 이상적인 연산증폭기 (Ideal OP Amp)

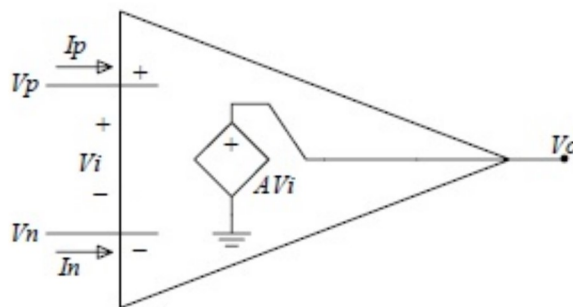


서민상  
2012. 12. 26. 8:20

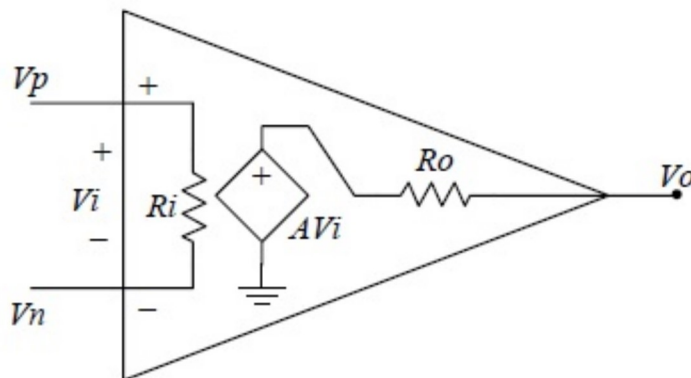
[이웃추가](#)

회로의 해석을 쉽고 간단하게 하기위해 이상적인 모델을 사용하는 경우가 많습니다. 연산증폭기의 해석에도 같은 이유로 이상적인 연산증폭기 모델을 사용합니다. 앞으로 연산증폭기 해석에 필요한 개념들입니다. 하나씩 그 의미를 살펴보겠습니다.

아래 그림은 이상적인 연산증폭기 모델입니다.



아래의 실제(Practical) OP Amp 모델과 비교 해봅시다.



1. 개루프(Open-loop) 전압이득 (Voltage Gain) 이 무한대( $\infty$ )이다.

## 서민상의 공학과 실무 강의실

### 2. OP Amp 의 입력 임피던스 (input impedance) 는 무한대( $\infty$ )이다.

입력 임피던스( $R_i$ ) 가 무한대 라는 의미는 위 이상적인 OP Amp 모델에서 알 수 있드시  $R_i$  가

개방(Open) 이라는 의미입니다.

개방이 되었으므로 OP Amp 내부로 흐르는 전류  $I_n, I_p$  는 모두 0 이 됩니다.

실제로는 Bipolar Transistor OP Amp는 1~20M $\Omega$  정도이고 FET OP Amp는 100~1000M $\Omega$  의 입력 임피던스를 가집니다.

### 3. OP Amp 의 출력 임피던스 (Output Impedance) 는 0(zero)이다.

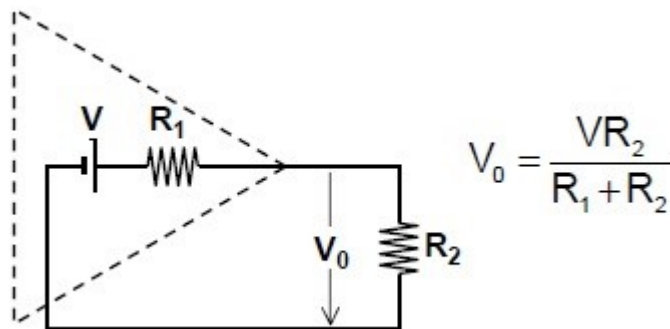
실제 OP Amp 모델에서  $R_0$  가 "0" 이라는 말입니다.

실제로는 35 ~ 100 $\Omega$  정도의 값을 가집니다.

이해를 쉽게 하기위해 아래 그림을 봅시다.

OP Amp의 출력 임피던스가  $R_1$  이고 부하 임피던스가  $R_2$  라고 하면,

부하에 전달되는 전압은 전압분배에 의해  $R_1$ 에서의 전압강하를 뺀 나머지( $V_0$ )가 됩니다.



OP Amp의 출력 임피던스가 "0"이라는 의미는 부하에 관계없이 OP Amp의 출력  $V$ 가 부하에 모두 전달된다는 것입니다.

### 4. 대역폭 (Bandwidth) 이 무한대( $\infty$ )이다.

OP Amp는 DC에서 아주 높은 고주파 신호까지 왜곡없이 증폭할 수 있다는 의미입니다. 실제로는 제한된 대역폭을 가집니다.

### 5. Zero Output Offset

Output Offset은 OP Amp의 입력이 모두 Ground 일 때, 출력전압을 의미합니다.

## 서민상의 공학과 실무 강의실

이상적인 OP Amp에서는 두 입력의 입력차가 Zero가 되어 출력전압은 Zero가 되지만 실제 OP Amp에서는 출력에 약간의 Output Offset 을 가집니다.

이 외에도 몇 가지 더 열거가 가능하지만 이 정도는 꼭 기억하세요.

#이상적인연산증폭기 #OPAmp #연산증폭기 #교육·학문

12

9



**서민상**

교육·학문

서로이웃은 친분이 있는 분들만 신청해주세요. 그 외는 서로이웃을 수락하지 않습니다.

이웃추가

### 서민상님의 인플루언서 홈

이 블로그 연산증폭기 응용 카테고리 글



12

9

## 서민상의 공학과 실무 강의실

31 23

### 매투랩 (matlab) : for 문 (for ... end)

2018. 1. 2.

9 1

### 브레드보드(Breadboard) 사용법

2012. 3. 6.

88 133

### 회로이론 - RC 직렬회로 해석

2014. 5. 17.

10 13

### 정확도(Accuracy)와 정밀도(Precision)

2013. 1. 18.

17 8



맨 위로



blog market | 플릿 FOLIT  
간편하고 향긋하게 즐겨요! 홍차 시럽 마켓

PC버전으로 보기